

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-329800

(P2002-329800A)

(43) 公開日 平成14年11月15日 (2002. 11. 15)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 23/10

識別記号

F I

H 0 1 L 23/10

マークシート\* (参考)

B

審査請求 未請求 請求項の数1 O L (全 7 頁)

(21) 出願番号 特願2001-130468(P2001-130468)

(22) 出願日 平成13年4月27日 (2001. 4. 27)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田島羽殿町6番地

(72) 発明者 植田 義明

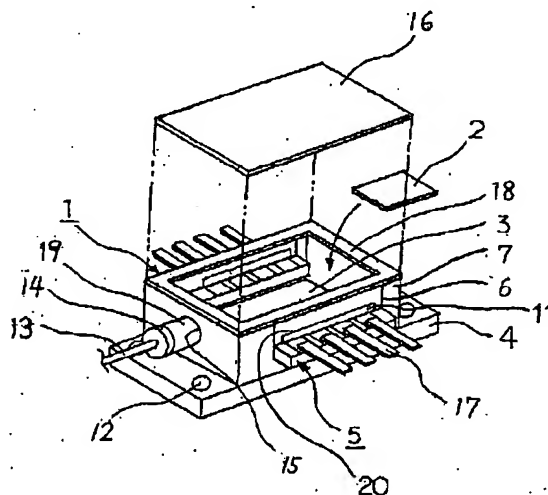
滋賀県蒲生郡蒲生町川合10番地の1 京セラ株式会社滋賀蒲生工場内

(54) 【発明の名称】 半導体素子収納用パッケージ

(57) 【要約】

【課題】 半導体パッケージを構成する入出力端子が、平板部上面の線路導体と立壁部上面の接地導体層との間で大きな静電容量が生じるため、入出力端子を通過する高周波信号の透過損失が大きくなり、伝送特性が劣化するという問題があった。

【解決手段】 上面の一边側から対向する他辺側にかけて形成された複数の線路導体8を有する誘電体から成る平板部9および平板部9の上面に複数の線路導体8を間に挟んで接合された誘電体から成る立壁部10から成る入出力端子5とを具備し、立壁部10は平板部9の上面に比誘電率が5以下で気孔率が20～60%の樹脂層11を介して接合されている。



## 【特許請求の範囲】

【請求項1】 上面に半導体素子が載置される載置部を有する基体と、該基体の上面に前記載置部を圍繞するように取着され、側部に切欠き部または貫通孔から成る入出力端子の取付部が形成された枠体と、上面の一辺側から対向する他辺側にかけて形成された複数の線路導体を有する誘電体から成る平板部および該平板部の上面に前記複数の線路導体を間に挟んで接合された誘電体から成る立壁部から構成されるとともに前記取付部に嵌着されて前記半導体素子と外部電気回路とを電気的に接続する入出力端子とを具備した半導体素子収納用パッケージにおいて、前記立壁部は前記平板部の上面に比誘電率が5以下で気孔率が20～60%の樹脂層を介して接合されていることを特徴とする半導体素子収納用パッケージ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光通信分野やマイクロ波通信およびミリ波通信等の分野に用いられる、高い周波数で作動する各種半導体素子を収納する半導体素子収納用パッケージに関する。

## 【0002】

【従来の技術】従来の、光通信分野やマイクロ波通信分野およびミリ波通信分野等で用いられる、高い周波数で作動する各種半導体素子を気密封止して収容する半導体素子収納用パッケージ（以下、半導体パッケージという）として、例えば光通信分野に用いられる光半導体パッケージを図5に示す。同図に示すように、光半導体パッケージとしての半導体パッケージ1は、一般に鉄（Fe）-ニッケル（Ni）-コバルト（Co）合金や銅（Cu）-タングステン（W）合金等の金属材料から成り、上面の略中央部に半導体レーザ（LD）やフォトダイオード（PD）等の光半導体素子等の半導体素子2が載置される載置部3を設けた基体4を有する。この基体4は、略長方形の板状であり、その対向する辺部に外部の実装基板（図示せず）にネジ止めするためのネジ止め孔12が設けられている。

【0003】また、載置部3を圍繞するようにして基体4の上面に銀ロウ等のロウ材を介して接合されるとともに、基体4の長辺側に位置する両側部に半導体素子2と外部電気回路（図示せず）とを電気的に接続する高周波信号入出力用の入出力端子5を嵌着接合するための貫通孔または切欠き部から成る取付部6が設けられた枠体7を有する。この枠体7はFe-Ni-Co合金等から成り、基体4の短辺側に位置する一側部に光ファイバ13固定用の筒状の固定部材19が嵌着接合される貫通孔15が形成されている。そして、例えば、枠体7の光伝送路である貫通孔15の外側開口の周辺部に、枠体7の熱膨張係数に近似するFe-Ni-Co合金やFe-Ni合金等の金属材料から成る固定部材19が銀ロウ等のロウ材で接合される。

【0004】また、シールリング18は、枠体7の上面および入出力端子5の上面に銀ロウ等のロウ材を介して接合され、入出力端子5を挟持するとともに上面に蓋体16をシーム溶接等により接合するための接合媒体として機能する。

【0005】そして、この光半導体パッケージ1は、取付部6に取着された入出力端子5と、枠体7の上面に取着された、半導体素子2を気密に封止する蓋体16とを具備して成る。

【0006】このような半導体パッケージ1は、基体4の載置部3に半導体素子2を錫（Sn）-鉛（Pb）半田等の低融点ロウ材で載置固定させるとともに、半導体素子2の電極をボンディングワイヤ（図示せず）を介して入出力端子5の線路導体8に電気的に接続し、更に光ファイバ13と半導体素子2との光軸を調整する。その後、固定部材19の枠体7外側の端面に光ファイバ13を樹脂等の接着剤で取着した金属ホルダ14を、金（Au）-錫（Sn）等の低融点ロウ材で接合する。次いで、枠体7の上面に蓋体16をシーム溶接等により接合して、基体4と枠体7と蓋体16とから成る容器内部に半導体素子2を気密に収容することにより、製品としての光半導体装置となる。

【0007】このような光半導体装置は、実装基板上にネジ止めされた後、半導体素子2を外部電気回路から供給される駆動用の高周波信号によって光励起させ、励起したレーザ光等の光を光ファイバ13に授受させ光ファイバ13内を伝送させることにより、大容量の情報を高速に伝送できる光電変換装置として機能し、光通信分野等に多用されている。

【0008】そこで、この光半導体装置を構成する高い周波数で使用される半導体パッケージ1に用いられる入出力端子5には、電気的に絶縁され、リード付けおよびワイヤボンディングが可能な線路導体の形成ができることが必要となる。このような入出力端子5は、図4に示すように、上面の1辺から対向する他辺にかけて形成された線路導体8を有する誘電体から成る平板部9と、平板部9の上面に線路導体8を間に挟んで接合された同様の誘電体から成る立壁部10とから構成されている。また、平板部9および立壁部10の線路導体8に略平行な両側面には、線路導体8を擬似同軸状に囲み接地導体として機能するとともに、図1に示す取付部6の内周面に銀ロウ等のロウ材を介して接合させる接合媒体として機能する導体層（図示せず）が形成されている。

【0009】この線路導体8の枠体7外側の上面には、Fe-Ni-Co合金等の金属材料から成り、銀ロウ等のロウ材で接合されるとともに、入出力端子5と外部電気回路との電気的接続を行なう機能を有するリード端子17が接合される。一方、Auあるいはアルミニウム（Al）等の線材から成り、超音波接合法あるいは熱圧着等により接合されるとともに、半導体素子2と入出力

端子5との電氣的接続を行うためにボンディングワイヤ（図示せず）が設けられる。

【0010】また、上記光半導体パッケージと類似した半導体パッケージに用いられる、例えばマイクロ波集積回路用パッケージのフィードスルー端子（入出力端子5に相当）として、アルミナセラミックスなどの誘電体基板（平板部9に相当）上に直流バイアス印加用配線パターンおよび信号印加用配線パターン（線路導体8に相当）を設け、これらの配線パターンを挟むようにアルミナセラミックスなどの誘電体ブロック（立壁部10に相当）を設けた構成が提案されている（特開平8-288701号公報参照）。

【0011】

【発明が解決しようとする課題】しかしながら、上記特開平8-288701号公報の構成では、誘電体基板および誘電体ブロックはいずれも誘電率が8~10のアルミナセラミックスから成るため、誘電体基板と誘電体ブロックに挟まれた、直流バイアス印加用配線パターンおよび信号印加用配線パターンと、誘電体ブロックの上面に形成された接地導体層との間に、大きな静電容量が発生していた。この大きな静電容量が配線パターンと接地導体層との間に接続されるため、線路導体8の特性インピーダンスを所定の値（例えば50Ω）にするためにその幅を小さくしなければならず、よって配線抵抗が増大することになり、その為透過損失が大きくなるという問題があった。また、誘電率が上記のように大きい場合には高周波信号のカットオフ周波数の値が低くなり、この低い周波数で入出力端子に共振が発生するという問題があった。

【0012】従って、本発明は上記問題点に鑑み完成されたものであり、その目的は、線路導体と立壁部の上面に形成された接地導体層との間に生じる静電容量を小さくして、高周波信号の伝送特性が改善された入出力端子を具備する半導体パッケージを提供することにある。

【0013】

【課題を解決するための手段】本発明の半導体パッケージは、上面に半導体素子が載置される載置部を有する基体と、該基体の上面に前記載置部を囲繞するように取着され、側部に切欠き部または貫通孔から成る入出力端子の取付部が形成された枠体と、上面の一边側から対向する他辺側にかけて形成された複数の線路導体を有する誘電体から成る平板部および該平板部の上面に前記複数の線路導体を間に挟んで接合された誘電体から成る立壁部から構成されるとともに前記取付部に嵌着されて前記半導体素子と外部電気回路とを電氣的に接続する入出力端子とを具備した半導体素子収納用パッケージにおいて、前記立壁部は前記平板部の上面に比誘電率が5以下で気孔率が20~60%の樹脂層を介して接合されていることを特徴とする。

【0014】本発明は、立壁部は平板部の上面に比誘電

率が5以下の樹脂層を介して接合されていることにより、立壁部直下の線路導体と立壁部の上面に形成された接地導体層との間における静電容量が小さくなり、その結果、線路導体を通過する高周波信号の透過損失が低減され、高周波信号の伝送特性が改善されることになる。また、気孔率が20~60%の樹脂層とすることで、樹脂層内にかなりの空気が存在することとなりさらに比誘電率が小さくなり、高周波信号の伝送特性がさらに向上する。さらに、樹脂層の密着強度が維持されるとともに、多数の気孔が入出力端子に加わった応力を吸収緩和するクッションとして機能するため、入出力端子の応力に対する強度も向上する。

【0015】

【発明の実施の形態】本発明の半導体パッケージについて以下に詳細に説明する。図1は、本発明の半導体パッケージについて実施の形態の例を示す斜視図であり、図2は本発明の半導体パッケージにおける入出力端子を示す斜視図である。図1において、本発明の半導体パッケージ全体の基本構成は従来例の図5と同様であり、本発明の特徴部分以外の各部の詳細な説明は省略する。

【0016】本発明の半導体パッケージを構成する入出力端子5は、図2に示すように、略四角形の誘電体板から成り、上面に1辺から対向する他辺にかけて形成された線路導体8を有する平板部9と、その上面に線路導体8を間に挟んで接合された誘電体からなる略直方体の立壁部10とから構成され、立壁部10は平板部9の上面に比誘電率が5以下で気孔率が20~60%の樹脂層11を介して接合されている。この樹脂層11は、立壁部10および平板部9を構成するセラミックス等に対する密着性およびメタライズ層等から成る線路導体8に対する密着性がともに良好である。

【0017】この構成において、線路導体8が比誘電率5を超える樹脂層で覆われていると、高周波信号を伝送する際、線路導体8と立壁部10上面に形成された接地導体層との間に大きな静電容量が発生する。その結果、線路導体8の特性インピーダンスを所定の値にするためには線路導体8の幅を小さくしなければならず、その為導体抵抗が大きくなって、入出力端子5を通過する高周波信号の透過損失が大きくなる。また誘電率が上記のように大きい場合には高周波信号のカットオフ周波数の値が低くなり、この低い周波数で入出力端子5に共振が発生し、そのため高い周波数帯域で半導体素子2を正常に作動させることができなくなる。

【0018】本発明の半導体パッケージの入出力端子5においては、例えば、立壁部10の下面、即ち平板部9との接合面に溝20を設け、この溝20内に樹脂層11となる液状の樹脂を充填した後、硬化させて線路導体8を覆うようにする。このとき、溝20に形成された樹脂層の比誘電率が5以下と小さいため、立壁部10直下の線路導体8と立壁部10上面の接地導体層との間に発生

する静電容量が小さくなる。その結果、線路導体8を通  
過する高周波信号のカットオフ周波数が高い周波数帯域  
にシフトすることから、高周波信号をより高い周波数帯  
域で伝送できることになる。

【0019】樹脂層11の気孔率が20%未満では、樹  
脂層11の比誘電率が低下しにくくなり、また樹脂層1  
1の応力吸収緩和効果が小さくなる。因みに、気孔率が  
20%程度では比誘電率は0.8程度低下する。樹脂層  
11の気孔率が60%を超えると、樹脂層11の密着性  
が低下し、また樹脂層11から半導体パッケージ内部に  
ガスが発生し易くなる。因みに、気孔率が60%程度で  
は比誘電率は2.4程度低下する。より好ましくは、2  
0~50%がよい。

【0020】本発明において、立壁部10を構成する誘  
電体の材質としては、酸化アルミニウム（比誘電率 $\epsilon=$   
8~10）、ムライト（ $\epsilon=8\sim10$ ）、窒化アルミニ  
ウム（ $\epsilon=8\sim10$ ）等のセラミックスが挙げられる。

【0021】また、樹脂層11の材質としては、エポキ  
シ樹脂（ $\epsilon=3.5\sim5$ ）、アリル樹脂（ $\epsilon=3.6\sim$   
4.5）、シリコーン樹脂（ $\epsilon=2.6\sim2.7$ ）、酢  
酸ビニル系樹脂（ $\epsilon=3.5\sim4.5$ ）、ポリアミド樹  
脂（ $\epsilon=3.7$ ）、ポリイミド樹脂（ $\epsilon=3.4$ ）、B  
T（ビスマレイミドトリアジン）樹脂（ $\epsilon=3.5\sim$   
5）等が好ましい。これらは、いずれも誘電率が5以下  
と低く、かつ硬化時の密着性が高いため、入出力端子5  
によって半導体パッケージ1を気密に封止する際に何等  
問題なく気密封止可能に密着できる。そして、樹脂層1  
1となる樹脂材料にポリウレタン等の発泡剤を添加する  
ことにより気孔を形成することができる。気孔率は発泡  
剤の添加量を調整することにより適宜調整できる。

【0022】また、溝20の大きさについて、その深さ  
（上下方向の高さ）は立壁部10の高さの5~50%が  
好ましい。5%未満の場合、樹脂層11材料を溝20内  
に完全に注入することが困難となる。50%を超え  
ると、高周波信号の共振現象が発生する周波数の上昇がみ  
られなくなり、高周波信号の伝送特性の改善が望めな  
い。具体的には、溝20の深さは0.15~0.5mm  
程度である。溝20の幅は、樹脂層11の体積を大きく  
確保して入出力端子5を通過する高周波信号の共振点を  
より高い周波数にシフトさせるためには、線路導体8の  
線幅の150%以上が好ましく、または複数の線路導体  
8の線幅の合計の150%以上が好ましい。この幅が複  
数の線路導体8の線幅の合計の150%以下では高周波  
信号の反射損失が大きくなり伝送特性が損なわれる。

【0023】また溝20において、最も溝20の内側面  
に近接した線路導体8の縁と溝20の内側面との間隔は  
0.25~1mmが好ましく、0.25mm未満では、  
溝20における高周波信号の反射損失が大きくなる。1  
mmを超えると、樹脂層11を形成することによる反射  
損失低減の効果が非常に小さくなる。即ち、反射損失低

減の効果がそれ以上に望めなくなってしまうことと、入  
出力端子5の大きさを考慮すると、1mmを超えると実  
用的ではなくなってしまう。したがって、溝20におい  
て、最も溝20の内側面に近接した線路導体8の縁と溝  
20の内側面との間隔は0.25~1mmが好ましい。

【0024】更に、立壁部10に溝20を設けて立壁部  
10直下の線路導体8を樹脂層11で覆う構成におい  
て、樹脂層11形成前には立壁部10直下の線路導体8  
が外界にオープンであるため、めっき膜をその表面に形  
成することが可能である。よって、立壁部10直下の線  
路導体8表面にAuめっき膜等の金属皮膜を形成するこ  
とが可能となる。この場合、高周波信号の伝送特性が向  
上するという点で好ましいものとなる。即ち、高周波信  
号は表皮効果により線路導体8のごく表面を伝送するた  
め、線路導体8表面をAu等の良伝導体で被覆すること  
によって、更に高周波信号の伝送特性が向上することに  
なる。

【0025】また、平板部9は、酸化アルミニウム（ $Al_2O_3$ ）を主成分とするセラミックス等の誘電体から成  
り、銅（Cu）を含有する線路導体8との同時焼結性の  
点で好ましい。酸化アルミニウムを主成分とするセラミ  
ックスは、相対密度が95%以上、特に97%以上、更  
には99%以上の高緻密体から形成されていることが好  
適であり、高熱伝導性と高強度を具備するものとなる。  
更に、線路導体8との同時焼結時にその保形性を達成す  
るためには、焼成温度が1200~1500℃の低温で  
あるとともに相対密度が95%以上とされた緻密体であ  
ることが好ましい。従って、このような特性を有する入  
出力端子5の誘電体としては、主成分として酸化アルミ  
ニウムを84~90重量%の割合で含有するとともに、  
上記焼成温度での焼結性を高めるうえでマンガ（Mn）  
化合物をMnO<sub>2</sub>換算で2~6重量%の割合で含有  
するものが好適である。

【0026】また、入出力端子5の平板部9上面に形成  
される線路導体8は、Cuとタングステン（W）および  
／またはモリブデン（Mo）との複合材料を主成分とす  
るメタライズ層導体から成り、平板部9および立壁部1  
0を構成する誘電体と同時に焼成により形成される。

【0027】更に、線路導体8の表面には、酸化による  
腐食防止、ワイヤボンディング性、半田との濡れ性、お  
よび線路導体8の抵抗低化のために、Au、Cu、T  
i、NiおよびPdの群から選ばれる少なくとも1種か  
らなる金属層が無電解めっき、電解めっき等の手段によ  
って被着されていることが好ましい。特に、耐食性と抵  
抗低減の点から、最表面にはAuが被着されていること  
がより好ましい。

【0028】また、線路導体8と入出力端子5の誘電体  
との密着性を向上させるために、線路導体8中に、誘電  
体を構成するセラミック主成分あるいは誘電体組成と同  
一組成のセラミック成分を0.05~2体積%の割合で

含有させることもできる。

【0029】更に、線路導体8の枠体7外側に導出される部位には、外部電気回路と入出力端子5との高周波信号の入出力を行なうための、Fe-Ni-Co合金等の金属材料から成るリード端子17が銀ロウ等のロウ材で接合される。

【0030】かくして得られた入出力端子5は、Fe-Ni-Co合金やCu-W合金等の金属材料から成る基体4上面に接合された枠体7の側部の取付部6に、銀ロウ等のロウ材により嵌着接合される。これにより、枠体7の一部となって内外を気密に仕切ると共に、枠体7の内外を導通する導電路となる。

【0031】次に、本発明の半導体パッケージ1を構成する入出力端子5の製造方法についてその一例を具体的に説明する。

【0032】[1] 先ず、入出力端子5の平板部9と立壁部10を形成するために、主成分となる $Al_2O_3$ 原料粉末として、平均粒径が0.5~2.5 $\mu m$ 、より好ましくは0.5~2 $\mu m$ の粉末を用いる。これは、平均粒径が0.5 $\mu m$ 未満の場合、そのような微粉末は取り扱いが難しく、また粉末製造のコストが高くなり、2.5 $\mu m$ より大きくなると、1500℃以下の低温での焼成が困難となるからである。

【0033】[2] 次に、 $Al_2O_3$ 原料粉末に対して、第2成分として $MnO_2$ を2~15重量%、より好ましくは3~10重量%の割合で添加する。また、第3成分として、 $SiO_2$ および $MgO$ 、 $CaO$ 、 $SrO$ 等のアルカリ土類元素の1種以上の酸化物を0.1~4重量%、より好ましくは0.2~2.5重量%の割合で添加する。更に、第4成分として、W、Mo、Cr等の遷移金属の金属粉末や酸化物粉末等を着色成分として金属換算で2重量%以下の割合で添加する。なお、これら各酸化物を添加する際は、酸化物粉末以外に、焼成することにより酸化物を形成し得る炭酸塩、硝酸塩、酢酸塩等を添加しても良い。

【0034】[3] その後、この混合粉末から周知の成形方法によりシート状の成形体を作成する。具体的には、この混合粉末に有機バインダーや溶媒を添加して泥しょうを作製した後、この泥しょうをドクターブレード法によりシート状に成形する。あるいは、この混合粉末に有機バインダーを添加し、プレス成形法や圧延成形法により所定の厚さのシート状の成形体を作製する。

【0035】[4] 作製したシート状の成形体に、平均粒径が1~10 $\mu m$ のCu粉末を10~70体積%、平均粒径が1~10 $\mu m$ のWおよび/またはMoの粉末を30~90体積%含有した導体ペーストを調製する。この導体ペーストを用いて、平板部9用のシート状の成形体表面にスクリーン印刷法やグラビア印刷法等により線路導体8となる配線パターンを印刷塗布する。この導体ペースト中には、平板部9の誘電体との密着性を高める

ために、 $Al_2O_3$ 粉末、または誘電体を構成する酸化物セラミック成分と同一組成のセラミック粉末を0.05~2体積%添加することも可能である。

【0036】[5] その後、シート状の成形体から、平板部9および立壁部10との接合面に溝20を設けた立壁部10の形状のものを打ち抜き加工で作製し、平板部9の上面に立壁部10を積層圧着し、この積層体を非酸化性雰囲気中、焼成最高温度が1200~1500℃の温度となる条件で焼成一体化する。このとき、焼成温度が1200℃より低いと、酸化アルミニウム質焼結体の相対密度が95%以上となるように緻密化できず、熱伝導性や強度が低下する。焼成温度が1500℃を超えると、導体ペースト中のWやMo自体の焼結が進み、マトリックスであるCu中にWやMoが存在する均質な組織の導体層が得られず、低い抵抗値を得ることができなくなる。即ち、線路導体8のシート抵抗が8m $\Omega$ /□以下とすることが困難になる。また、1500℃を超えると、酸化物セラミックスの主結晶相の粒径が大きくなって異常粒成長が発生したり、Cuがセラミックス中に拡散する際の経路である粒界の長さが短くなると共に、拡散速度も速くなる。その結果、拡散距離を30 $\mu m$ 以下に抑制することが困難となり、抵抗値が増加することになる。従って、焼成温度は1250~1400℃の範囲がより好適である。

【0037】更に、焼成時の非酸化性雰囲気としては、窒素、または窒素と水素の混合雰囲気であることが好ましい。とりわけ、線路導体8中のCuの拡散を抑制する点で、窒素および水素を含み、露点が10℃以下、特に-10℃以下の非酸化性雰囲気が好ましい。この非酸化性雰囲気にはアルゴンガス等の不活性ガスを混入しても良い。即ち、非酸化性雰囲気の露点が10℃より高いと、焼成中に酸化物セラミックスと雰囲気中の水分とが反応して酸化膜を形成し、この酸化膜と導体中のCuが反応し、線路導体8の低抵抗化の妨げとなるのみならずCuの拡散を助長してしまうからである。

【0038】[6] その後、同時焼成された入出力端子5の線路導体8に対して、無電解めっき法または電解めっき法により、Au、Cu、Ti、NiおよびPdの群から選ばれる少なくとも1種の金属層を0.5~10 $\mu m$ の厚さで被着する。

【0039】[7] 次に、立壁部10に形成した溝20に、樹脂層11の材料を例えばシリンジ等で圧入した後、硬化させることにより密封する。

【0040】そして、入出力端子5の線路導体8に対して、外部電気回路と入出力端子5との高周波信号の入出力を行なうための、Fe-Ni-Co合金やCu-W等の金属材料から成るリード端子17が銀ロウ等のロウ材で接合される。

【0041】なお、本発明は上記実施の形態に限定されず、本発明の要旨を逸脱しない範囲内において種々の変

更を行うことは何等支障ない。例えば、図3に示すように、立壁部10下面の全面を樹脂層11で被覆した構成としてもよく、上記と同様の効果が得られる。

#### 【0042】

【発明の効果】本発明は、上面に半導体素子が載置される載置部を有する基体と、基体の上面に載置部を囲繞するように装着され、側部に切欠き部または貫通孔から成る入出力端子の取付部が形成された枠体と、上面の一辺側から対向する他辺側にかけて形成された複数の線路導体を有する誘電体から成る平板部および平板部の上面に複数の線路導体を間に挟んで接合された誘電体から成る立壁部から構成されるとともに取付部に嵌着されて半導体素子と外部電気回路とを電気的に接続する入出力端子とを具備した半導体素子収納用パッケージにおいて、立壁部は平板部の上面に比誘電率が5以下で気孔率が20～60%の樹脂層を介して接合されていることにより、立壁部直下の線路導体と立壁部の上面に形成された接地導体層との間における静電容量が小さくなり、その結果、線路導体を通過する高周波信号の透過損失が低減され、高周波信号の伝送特性が改善される。また、樹脂層内

10

20

する強度も向上する。

#### 【図面の簡単な説明】

【図1】本発明の半導体パッケージについて実施の形態の例を示す分解斜視図である。

【図2】本発明の半導体パッケージにおける入出力端子の例を示す斜視図である。

【図3】本発明の半導体パッケージにおける入出力端子の他の例を示す斜視図である。

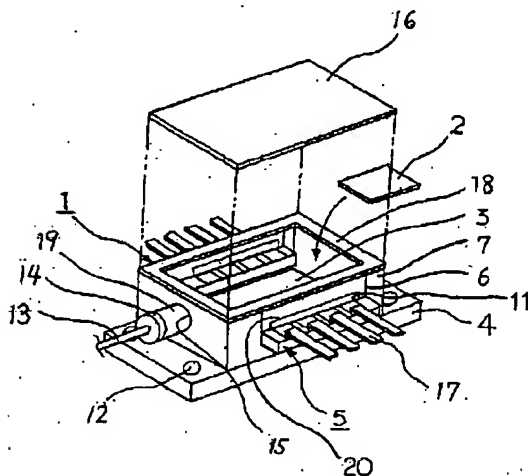
【図4】従来の半導体パッケージにおける入出力端子の斜視図である。

【図5】従来の半導体パッケージを示す分解斜視図である。

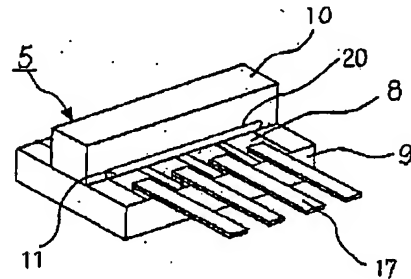
#### 【符号の説明】

- 1：半導体パッケージ
- 2：半導体素子
- 3：載置部
- 4：基体
- 5：入出力端子
- 6：取付部
- 7：枠体
- 8：線路導体
- 9：平板部
- 10：立壁部
- 11：樹脂層

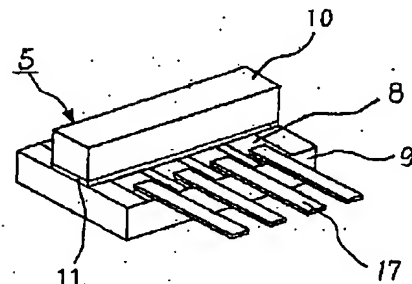
【図1】



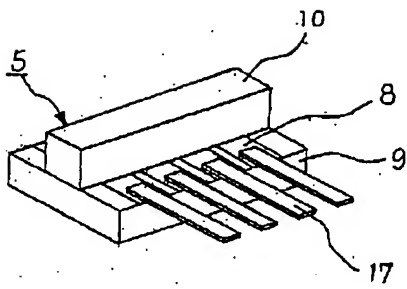
【図2】



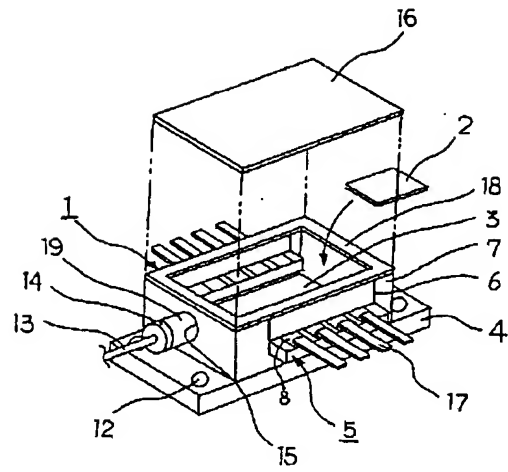
【図3】



【図4】



【図5】



PAT-NO: JP02002329800A

DOCUMENT-IDENTIFIER: JP A

TITLE: SEMICONDUCTOR DEVICE HOUSING  
PACKAGE

PUBN-DATE: November 15, 2002

INVENTOR-INFORMATION:

NAME	COUNTRY
UEDA, YOSHIAKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
KYOCERA CORP	N/A

APPL-NO: JP2001130468

APPL-DATE: April 27, 2001

INT-CL (IPC): H01L023/10

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor device housing package which is improved in transmission characteristics by reducing the capacitance



between line conductors and a ground conductive layer formed on the upper surface of a standing wall.

SOLUTION: This semiconductor device housing package includes an input/output terminal 5 comprising a flat plate 9 consisting of a dielectric having a plurality of line conductors 8 formed extendedly from one side of the upper surface in the direction of the opposed other side, and a standing wall 10 consisting of a dielectric jointed to the upper surface of the flat plate 9 sandwiching a plurality of line conductors 8 therebetween. In this case, the standing wall 10 is jointed to the upper surface of the flat plate 9 through a resin layer 11 of which the dielectric constant is not more than 5 and the porosity is 20-60%.

COPYRIGHT: (C)2003,JPO